

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-109390

(43)Date of publication of application : 23.04.1999

(51)Int.Cl.

G02F 1/1343

G02F 1/1335

G09F 9/30

G09F 9/35

(21)Application number : 09-266010

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.09.1997

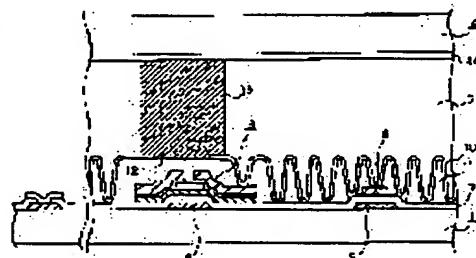
(72)Inventor : YAMADA YUMIKO

## (54) LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To make a liquid crystal display device high in aperture ratio and improved in picture quality by providing a reflector having a random ruggedness on a surface opposed to a substrate, first electrode oppositely arranged on the random rugged surface between the substrate and the reflector, and a second electrode placed opposite to the first in the manner of covering it through an insulating film.

**SOLUTION:** A storage capacity auxiliary electrode 8 is electrically connected to a pixel electrode 10 in a contact hole provided in an inter-layer insulating film 11, with an auxiliary capacity formed between it and the auxiliary capacity line 5. In other words, the ruggedness of the pixel electrode 10 is formed by that of the inter-layer insulating film 11; each recessed part of the pixel electrode 10 positioned on the auxiliary capacity line 5 is brought into contact with the storage capacity auxiliary electrode 8, by means of the contact hole provided in this inter-layer insulating film 11, with the auxiliary electrode 8 electrically connected to the pixel electrode 10. The flat part on the TFT area of this inter-layer insulating film 11 is also formed with a light shielding film 12 made of a black resin. In addition, a columnar spacer 13 is arranged on the light shielding film 12 in the TFT area.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-109390

(43) 公開日 平成11年(1999) 4月23日

(51) Int.Cl.<sup>4</sup>  
G 0 2 F 1/1343  
1/1335 5 2 0  
G 0 9 F 9/30 3 3 8  
9/35 3 2 0

F I  
G 0 2 F 1/1343  
1/1335 5 2 0  
G 0 9 F 9/30 3 3 8  
9/35 3 2 0

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平9-266010

(22) 出願日 平成 9 年(1997) 9 月30日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 山田 ゆみ子

神奈川県横浜市磯子区新杉田町 8 番地 株  
式会社東芝横浜事業所内

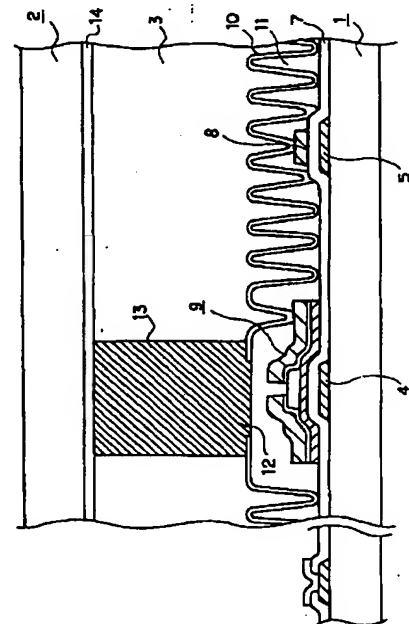
(74) 代理人 弁理士 須山 佐一

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 反射電極の凹凸形状による容量変動を低減する。

【解決手段】 アレイ基板 1 上を形成するガラス基板上にマトリクス状に配設された、ランダムな凹凸を有する反射電極 1 0 と、反射電極に信号電荷を供給する T F T 9 と、ガラス基板と反射電極 1 0 との間に配設された補助容量線 5 と、反射電極 1 0 と電気的に接続され、補助容量線 5 との間でほぼ一定の容量を形成するように形成された蓄積容量補助電極 8 と、T F T 9 上に形成された絶縁性遮光膜 1 2 と、絶縁性遮光膜上に配置された柱状スペーサ 1 3 とを設ける。



## 【特許請求の範囲】

【請求項1】 少なくとも表面が絶縁性を呈する基板と、  
前記基板上にマトリクス状に配設された、当該基板に対向する面にランダムな凹凸を有する反射電極と、  
前記反射電極に選択的に表示信号を印加する手段と、  
前記基板と前記反射電極との間に前記ランダムな凹凸面に対向配置された第1の電極と、

この第1の電極と前記反射電極のランダムな凹凸面との間にあって、前記反射電極と電気的に接続され、前記第1の電極を覆うように絶縁膜を介し対向配置された第2の電極とを具備したことを特徴とする液晶表示装置。

【請求項2】 第1の基板と、この第1の基板に対向配置された透光性の第2の基板と、これらの基板の間に設けられた液晶層とを具備する液晶表示装置において、前記第1の基板の液晶層側片面にマトリクス状に配設された、当該基板に対向する面にランダムな凹凸を有する反射電極と、

前記反射電極に対応して各々に信号電荷を供給する素子と、

前記第1の基板と前記反射電極との間に前記ランダムな凹凸面に対向配置された第1の電極と、

この第1の電極と前記反射電極のランダムな凹凸面との間にあって、前記反射電極と電気的に接続され、前記第1の電極に対し絶縁膜を介し対向配置された第2の電極と、

前記素子上に形成された絶縁性遮光膜と、

この絶縁性遮光膜上に配置された、前記第1の基板と第2の基板間の間隙を保持する柱状スペーサとを具備したことを特徴とする液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、反射型の液晶表示装置に関する。

## 【0002】

【従来の技術】 近年、薄型軽量、低消費電力という大きな利点をもつ液晶表示装置は、日本語ワードプロセッサ、ノート型パーソナルコンピュータ等のパーソナルOA機器の表示装置や、テレビ等の映像表示装置として積極的に用いられている。

【0003】 特に、反射型液晶表示装置は、表示装置自体では照明光を持たず、外光により表示できることから、消費電力を小さくすることができるため、電池によって駆動するポータブル・タイプ・コンピュータや電子手帳などのディスプレイとして需要がますます拡大している。

【0004】 例えば、特開平6-273800号公報には、液晶パネル内部に反射板を設けた反射型液晶表示装置が記載されている。

【0005】 この反射型液晶表示装置は、対向する1対

の透光性基板間に液晶層を介在させて形成される。1対の透光性基板のうち的一方がアレイ基板で、画素電極とスイッチング素子が形成されている。この画素電極は反射板でもあり、凹凸を有し、他方の基板側からの入射光を反射する。画素電極の配置は液晶層側表面であって、かつ前記スイッチング素子部を含む領域に形成された絶縁膜上に形成される。また、画素電極は隣り合う画素電極間に相互に電気絶縁状態を保つ範囲の間隔をあけて、かつスイッチング素子部と画素電極の間でチャンネルを形成して導通することのない領域に形成される。さらに、前記絶縁膜上の所定の領域には画素電極との間に相互に電気絶縁状態を保つ範囲の隙間をあけて遮光膜が形成される。この遮光膜も反射板を兼ねているため、凹凸が有る形状をしている。この反射型液晶表示装置では、遮光膜が反射板を兼ねているため視差がなく、また、画素上置き構造になっているため表示面積を大きくすることができる。また、スイッチング素子部に入射する光は、遮光膜によって遮光されるので、スイッチング素子の光リークが起こらない。

【0006】 しかし、この方法では遮光膜（金属）は電気的にフローティング状態にあり、TFT素子の特性が不安定になりやすい。また、素子との間に介在する絶縁膜も凹凸形状になっていることから、部分的に薄くなっているため、素子との絶縁特性にばらつきがあり、素子特性が不安定になり、画質が劣化しやすい。また、遮光膜と画素電極が同層であることから電気的導通がないよう十分な間隔を開けねばならず、開口率的に不利であるという問題点があった。

【0007】 この他、従来、スイッチング素子の光リーク対策は、画素電極を延在してスイッチング素子上を覆う、あるいは対向基板上に遮光膜を設けるなどの方法があるが、いずれもスイッチング素子特性に影響が出たり、開口率的に不利になるなどの問題点があった。

【0008】 このように、従来の反射型液晶表示装置は、スイッチング素子上に画素電極と電気的な導通がないように反射板を形成する、あるいは、画素電極を延在して素子上を覆う、または対向基板上に遮光膜を設けるなどの構成をとっていた。しかしながら、従来の反射型液晶表示装置の遮光膜はいずれも画質への影響があり、満足の行くものではなかった。

## 【0009】

【発明が解決しようとする課題】 反射型液晶表示装置において、良好な反射特性を得るには反射板の凹凸形状は必須で、しかも凹凸形状はランダムである必要がある。ところが、画素電極が反射板を兼ねランダムな凹凸形状をしていると、蓄積容量線との間で作られる蓄積容量値が画素ごとに変動してしまうという問題点が発生する。この問題は、一つの画素が小さくなる高精細な液晶表示装置ほど深刻なものとなる。

【0010】 本発明は、上記従来技術の問題点に対処す

るためになされたものであり、高精細化に際しても画素電極の凹凸形状による容量変動を低減することができる反射型の液晶表示装置を提供することを目的とする。

【0011】また本発明は、さらに従来技術の反射型におけるスペーサおよび遮光膜等の問題点を解消して、高開口率で画質が良好な液晶表示装置を提供することを目的とする。

#### 【0012】

【課題を解決するための手段】請求項1の発明の液晶表示装置は、少なくとも表面が絶縁性を呈する基板と、この基板上にマトリクス状に配設された、当該基板に対向する面にランダムな凹凸を有する反射電極と、この反射電極に選択的に表示信号を印加する手段と、基板と反射電極との間に前記ランダムな凹凸面に対向配置された第1の電極と、この第1の電極と反射電極のランダムな凹凸面との間にあって、反射電極と電気的に接続され、第1の電極を覆うように絶縁膜を介し対向配置された第2の電極とを具備したことを特徴とする。

【0013】請求項1の発明においては、補助容量線（第1の電極）に対向配置した電極（第2の電極）が反射電極のランダムな凹凸面と補助容量線との間に配置され、かつ反射電極と電気的に接続されているため、この電極と補助容量線との間に容量が形成される。したがって、補助容量線と反射電極の重なる領域全面に前記第2の電極を介在させることによって、補助容量は補助容量線と第2の電極との重なり面積によって決定されるため、反射電極の凹凸をランダムに形成しても画素容量は変動せず、例えば駆動回路、走査線、信号線およびスイッチング素子により構成される表示信号印加手段により表示信号が印加される画素間に、補助容量のバラツキがなく精度の良い補助容量を形成することができる。

【0014】また、請求項2の発明は、第1の基板と、この第1の基板に対向配置された透光性の第2の基板と、これらの基板の間隙に設けられた液晶層とを具備する液晶表示装置において、第1の基板の液晶層側片面にマトリクス状に配設された、当該基板に対向する面にランダムな凹凸を有する反射電極と、この反射電極に対応して各々に信号電荷を供給する素子と、第1の基板と反射電極との間に前記ランダムな凹凸面に対向配置された第1の電極と、この第1の電極と反射電極のランダムな凹凸面との間にあって、反射電極と電気的に接続され、第1の電極に対し絶縁膜を介し対向配置された第2の電極と、素子上に形成された絶縁性遮光膜と、この絶縁性遮光膜上に配置された、第1の基板と第2の基板間の間隙を保持する柱状スペーサとを具備したことを特徴とする。

【0015】請求項2の発明においては、請求項1の発明と同様に、補助容量線（第1の電極）と反射電極との間に第2の電極を配置することにより、この電極と補助容量線との間で補助容量が形成され、反射電極の凹凸を

ランダムに形成しても画素間に補助容量のバラツキがなく精度の良い補助容量を形成することができる。また、スイッチング素子部の上に有機系の絶縁性遮光膜を配置しているので、画素電極をスイッチング素子部と端部が重なるように配置することができ、画素電極を有効面積いっぱい大きくすることが可能となり、開口率が向上する。また、スイッチング素子上の平坦な遮光膜上に柱状スペーサを設けるため、セル・ギャップ制御が容易である。

#### 10 【0016】

【発明の実施の形態】以下、図面に基づいて本発明の実施の形態を説明する。図1および図2は、本発明の液晶表示装置の一実施の形態を示す概略断面図および概略平面図である。

【0017】この反射型液晶表示装置は、図1に示すように、アレイ基板1と対向基板2との間に液晶層3が保持されている。

【0018】アレイ基板1は、図2に示すように、ガラス基板上に配置されるMo-Wから成る走査線4、およびこの走査線4と同一材料であって略平行な補助容量線5と、走査線4と略直交する信号線6を有する。

【0019】またアレイ基板1において、図1に示すように、走査線4および補助容量線5上にゲート絶縁膜7として酸化シリコン膜からなる第1ゲート絶縁膜と、この上に堆積される窒化シリコン膜からなる第2ゲート絶縁膜が形成される。各走査線4はガラス基板の一端辺側に引き出された接続端を含む。

【0020】さらに、ゲート絶縁膜7上にA1あるいはAl-Y合金などのAl合金またはAgなどからなる信号線6と蓄積容量補助電極8が形成される。ただし、信号線6と蓄積容量補助電極8との間は絶縁されている。各信号線6はガラス基板の他の一端辺側に引き出された接続端を含む。蓄積容量補助電極8は、ゲート絶縁膜7を介して補助容量線5上に配置される。

【0021】走査線4と信号線6との交点部分にTF T9が配置され、TF T9を介して表示信号を印加される画素電極10が、走査線4および信号線6上に配置される層間絶縁膜11上に配置されている。この層間絶縁膜11は凹凸を有しているが、TF T領域は平坦化されている。また材質は、ポリイミドなどの有機系絶縁膜で構成することができるが、有機系絶縁膜と窒化シリコンなどの無機系絶縁膜との積層構造で構成することにより、層間絶縁性がより一層向上する。

【0022】信号線6の接続端は画素電極10と同時に形成された信号線接続パッドに接続され、走査線4の接続端はゲート絶縁膜7に形成されたコンタクトホールを介して、画素電極10と同時に形成された走査線接続パッドに接続されている。

【0023】また、蓄積容量補助電極8は層間絶縁膜11に設けられたコンタクトホールで画素電極10と電気

的に接続され、補助容量線5との間で補助容量が形成される。

【0024】すなわち、層間絶縁膜11の凹凸により画素電極10の凹凸が形成され、この層間絶縁膜11に設けられたコンタクトホールにより、補助容量線5上に位置する画素電極10の各々の凹部は、蓄積容量補助電極8に当設し、これにより、蓄積容量補助電極8は画素電極10と電氣的に接続される。

【0025】したがって、蓄積容量補助電極8を補助容量線5と画素電極10の重なる領域をほぼ覆うように設けることにより、各画素の補助容量値は補助容量線5上の画素電極10の凹部の数に依存せず、蓄積容量補助電極8と補助容量線5との重なり面積によって決定されるため、常にほぼ一定の補助容量を形成することができ、画素間の補助容量のバラツキを解消することができる。

【0026】層間絶縁膜11のTFT部領域上の平坦部には、さらに黒色樹脂からなる遮光膜12が形成されている。また、TFT領域の遮光膜12上に柱状スペーサ13が配置されている。柱状スペーサ13は全ての画素に配置されていても、あるいは特定の密度で、柱状スペーサがある画素とない画素が分布していてもよい。

【0027】このようにTFT9の上の平坦な遮光膜12上に柱状スペーサ13を設けることにより、セル・ギャップ制御が容易となる。

【0028】柱状スペーサ13を対向基板側に形成する場合には、底面が遮光膜12よりセル合わせ精度分小さく、高さがセルギャップに必要な厚さを有しているようにする。アレイ基板1側に柱状スペーサ13を形成する場合には、遮光膜12と一体形成しても、別々に形成しても良い。

【0029】柱状スペーサ13の材質は絶縁性のものであればどんなものであってもよい。例えば、遮光膜12と同じ黒色樹脂や、カラー・フィルタの着色層を重ねたものを柱状スペーサ13とすることができる。

【0030】また、対向基板2側にカラー・フィルタの着色層を重ねた柱状スペーサ13を設ける場合には、柱状スペーサ13の表面を共通電極14が覆っているような構造としても良い。

【0031】柱状スペーサ13は、画面の表示領域内に所定の密度で形成されれば良く、全ての画素に設けなくともよい。全ての画素に黒色樹脂からなる柱状スペーサを設けた場合、直射日光のような強い光に対するTFTの光リークによる画質劣化の防止に効果がある。

【0032】一方、このアレイ基板1に対向する対向基板2は、ガラス基板上にITOのような透明電極材料からなる共通電極14が配置されて構成されている。

【0033】さらに、本実施の形態のアレイ基板1の詳細な構成とその作用を説明する。画素電極10が走査線4に対してゲート絶縁膜7および層間絶縁膜11を介して配置され、また信号線6に対しても層間絶縁膜11を

介して配置されている。したがって、画素電極10は信号線6あるいは走査線4に対して同層にないので、これらに画素電極10を十分に近接させて配置しても、信号線6上、あるいは走査線4上に重なっても、互いにショート不良を引き起こすことがない。本実施の形態では、図2に示すように、各配線に画素電極10を一部重畳させている。

【0034】このような画素上置き構造をとることにより、高い製造歩留まりと、高精細、高開口率設計を可能にする。

【0035】しかも、本実施の形態では、信号線6の輪郭と低抵抗半導体膜および半導体膜の輪郭が一致している。さらに詳しくは、信号線6と走査線4の交差部には、必ずゲート絶縁膜7の他に低抵抗半導体膜および半導体膜が積層されている。このため、各パターニングに際してマスクずれが生じても、信号線6に生じる段差は十分に軽減され、また信号線6と走査線4との間の容量変動がなく、このため、製品間で走査線容量あるいは信号線容量の変動も軽減される。また、信号線6と走査線4との交差部における静電気、プロセス中のごみ、あるいは各絶縁膜のピンホールに起因する層間ショートも抑えられ、これにより高い製品歩留まりが確保できる。また、信号線6と補助容量線5との間についても同様である。

【0036】また、本実施の形態では、信号線6およびTFT9のソース電極・ドレイン電極と画素電極10を同じA1-Y合金で形成しており、低いコンタクト抵抗で電氣的接続をとることができる。

【0037】次に、図3～図5を参照してアレイ基板製造プロセスについて詳細に説明する。図3(a)～(e)、図4および図5は、アレイ基板の製造工程順に各製造段階を断面図で示したものである。

【0038】まず、図3(a)に示すように、ガラス基板101上にスパッターによりMo-W合金膜をそれぞれ300nm厚で堆積し、第1のマスクパターンを用いて露光し、現像、パターニングを経て、ガラス基板101の一端辺側に引き出された接続端102を含む走査線4および補助容量線5を作製する。

【0039】しかる後、図3(b)に示すように、CVD法により150nm厚の酸化シリコン膜から成る第1ゲート絶縁膜103を堆積した後、さらに150nm厚の窒化シリコン膜からなる第2ゲート絶縁膜104、50nm厚のa-Si:Hから成る半導体膜105および200nm厚の窒素化シリコン膜から成るチャネル保護膜106をCVD法により連続的に大気中にさらすことなく成膜する。

【0040】さらに、走査線4をマスクとした裏面露光技術により、走査線4に自己整合的にチャネル保護膜106をパターニングし、さらにTFT領域に対応するように第2のマスクパターンを用いて露光し、現像、パタ

ーニング（第2のパターニング）を経て、図3（c）に示すように、島状のチャネル保護膜106を作製する。

【0041】この後、図3（d）の段階で、良好なオーミックコンタクトが得られるように、露出する半導体膜105表面を弗酸で処理し、CVD法により不純物としてリンを含む30nm厚の $n^+ a-Si:H$ からなる低抵抗半導体膜107を堆積し、さらにAl-Y合金膜を200nm厚で堆積する。

【0042】次に、第3マスクパターンを用いて露光し、現像し、Al-Y合金膜、低抵抗半導体膜107および半導体膜105を窒化シリコン膜からなる第2ゲート絶縁膜104およびチャネル保護膜106とのエッチング選択比を制御することにより、一括してRIE（Reactive Ion Etching）法によりパターニング（第3のパターニング）して、半導体膜105、低抵抗半導体膜107、ソース電極108、信号線6、信号線6と一体の接続端部、信号線6と一体のドレイン電極109、および蓄積容量補助電極8を作製する。

【0043】次に、層間絶縁膜11を形成するプロセスについて説明する。TFT9を形成したアレイ基板上全面に例えばポリイミド膜（日産化学：RN-812、日本合成ゴム：HRCシリーズなど）を形成し、さらに光感光性樹脂であるホトレジスト（OFPR-800）を1.2ミクロンの厚さに塗布し、第4のマスクパターンを用いてホトリソグラフィ法によるパターニングで複数の円形凸部が不規則に並んだように形成し、さらに熱処理を行い、図4に示すように、角がとれたなだらかな凸形状にする。

【0044】この際、層間絶縁膜11のTFT部は、凹凸が形成されず、平坦な形状となるように、また、信号線6、走査線4の接続端102には層間絶縁膜11を形成しないようにする。

【0045】さらにこの上に、200nm厚の窒化シリコン膜からなる第2層間絶縁膜を堆積し、第5のマスクパターンを用いて露光、現像し、ソース電極108に対応する層間絶縁膜11を除去してコンタクトホールを形成し、また信号線6の接続端102に対応するゲート絶縁膜103、104を除去してコンタクトホールを形成する。これと同時に、走査線4の接続端102に対応する第1および第2ゲート絶縁膜103、104を除去してコンタクトホールを作製する。また、蓄積容量補助電極8と画素電極10の接続用コンタクトホールを形成する。

【0046】次に、凹凸部を有する第2層間絶縁膜上の全面にAl-Y合金からなる金属薄膜を形成し、第6のマスクパターンを用いて露光、現像、パターニングを経て、画素電極10を作製する。

【0047】これと同時に、コンタクトホールを介して走査線4の接続端102に電気的に接続される、画素電極10と同一材料からなる走査線接続パッドを作製す

る。またコンタクトホールを介して信号線6の接続端102に電気的に接続される、画素電極と同一材料からなる信号線接続パッドを作製する。

【0048】次に、黒色樹脂を形成し、パターニングして遮光膜12を兼ねた柱状スペーサ13を、図5に示すように形成する。

【0049】以上のように、上記製造プロセスにて、この実施の形態のアレイ基板1の基本構成を従来より少ないマスク数にて作製することができる。

10 【0050】すなわち、画素電極10を最上層に配置し、これに伴い信号線6、ソース電極108、ドレイン電極109とともに、半導体膜105などを同一のマスクパターンに基づいて一括してパターニングするとともに、ソース電極108と画素電極10との接続用のコンタクトホールの作製とともに、信号線6や走査線4の接続端102を露出するためのコンタクトホールの作製を同時に行うという、配線に生じる段差を小さくして製造歩留まりの低下を防ぎ、しかも少ないマスク数で生産性が向上されるという、互いに相異なる要求が同時に達成される最適な工程となっている。

【0051】この実施の形態では、半導体膜105を $a-Si:H$ で構成する場合について説明したが、多結晶シリコン膜などであっても良いことは言うまでもない。また、周辺領域に駆動回路部を一体的に構成しても良い。

【0052】また、さらに信号線6や走査線4上に画素電極10を一部重複させて配置する場合、少なくとも画素電極10と信号線6との間に絶縁層を介して金属膜などでシールド電極を配するようにすれば、画素電極10が信号線6からの電位による影響を軽減できる。

【0053】一方、対向基板2上には、ITOなどの透明導電材料からなる共通電極14が厚さ0.1ミクロン形成され、さらにその上には配向膜が形成される。なお、本実施例では、アレイ基板1のTFT9上に遮光膜12が形成されるので、対向基板2のTFT9に対向する領域に遮光膜を形成する必要はない。

【0054】アレイ基板1と対向基板2は、対向して貼り合せられ、間に液晶3が注入されて反射型液晶表示装置が完成する。この際、アレイ基板1と対向基板2の間隙は遮光膜12上に形成された柱状スペーサ13によって保持される。

【0055】液晶3としては、例えば黒色色素を混入したゲスト・ホスト液晶（メルク社製、商品名 ZLI2327）に光学活性物質（メルク社製、商品名 S811）を混入したものを用いる。

【0056】本発明で用いる液晶は、ゲスト・ホスト液晶に限定されるものではなく、ポリマー分散や、複屈折モードでもよく、画素電極上に内面偏光板などを設けてもよい。

50 【0057】本実施の形態では、白黒反射型液晶表示装

置を作製したが、対向基板、あるいは画素電極上に着色層を設けてカラーとしてもよい。また、液晶表示モードを複屈折モードとしたカラー化を図ってもよい。

# 【0058】

【発明の効果】本発明によれば、高精細化に際しても反射電極すなわち画素電極のランダムな凹凸形状による容量変動が低減でき、さらに、高開口率で画質が良好な反射型液晶表示装置を提供することができる。

# 【図面の簡単な説明】

【図1】本発明の液晶表示装置の一実施の形態を示す断面図である。

【図2】図1に示す液晶表示装置の平面図である。

【図3】本発明にかかる液晶表示装置の製造プロセス例を説明する断面図である。

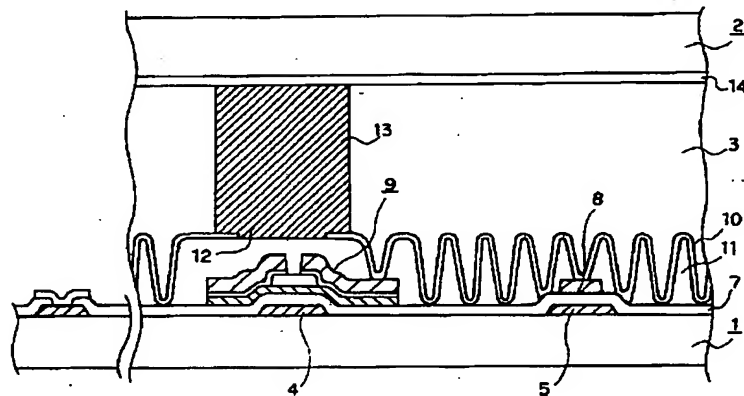
【図4】図3に続いて本発明にかかる液晶表示装置の製造プロセス例を説明する断面図である。

【図5】図4に続いて本発明にかかる液晶表示装置の製造プロセス例を説明する断面図である。

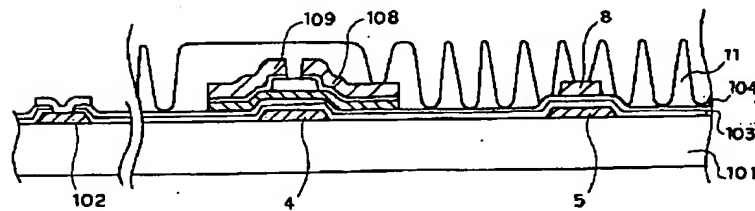
# 【符号の説明】

- 1 ……アレイ基板
- 2 ……対向基板
- 3 ……液晶層
- 4 ……走査線
- 5 ……補助容量線
- 6 ……信号線
- 8 ……蓄積容量補助電極
- 9 ……TFT
- 10 ……画素電極（反射電極）
- 11 ……層間絶縁膜
- 12 ……遮光膜
- 13 ……柱状スペーサ
- 14 ……共通電極

【図1】

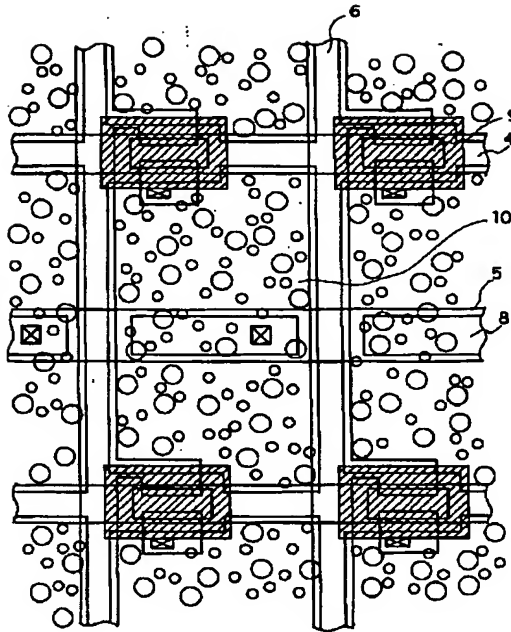


【図4】

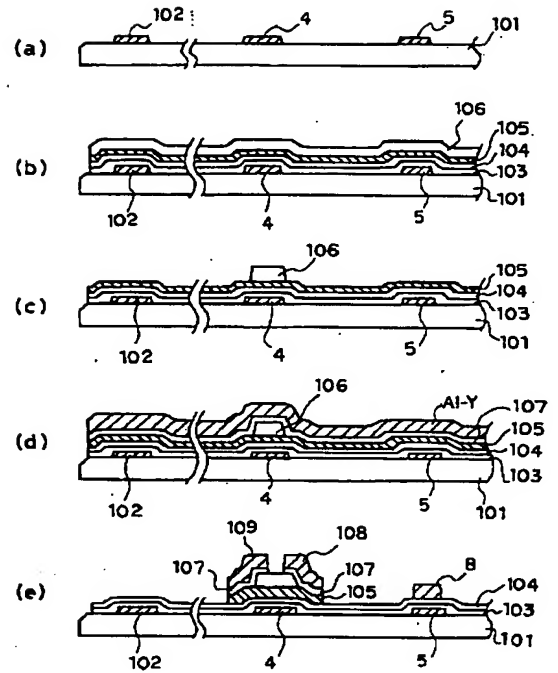




【図2】



【図3】



【図5】

